

介绍

本应用手册适用于需要 ACM32F4/FP4/F3/F0/FP0 系列芯片 I2C 模块。它描述了与 I2C 模块相关的一些注意事项，以便在应用程序中进行优化设计。

本应用说明应与相关的用户手册、数据表一同阅读。

1. I2C 引脚配置

I2C 的 SCL 与 SDA 管脚可以配置为 open_drain 和 push_pull 两种模式，可通过 HAL_I2C_MspInit 接口配置对应 GPIO 的模式来设置。

```
.....  
__weak void HAL_I2C_MspInit(I2C_HandleTypeDef *hi2c)  
{  
    /*  
     * NOTE : This function should be modified by the user.  
     */  
  
    /* For Example */  
    GPIO_InitTypeDef GPIO_Handle;  
  
    /* I2C1 */  
    if (hi2c->Instance == I2C1)  
    {  
        /* Enable Clock */  
        System_Module_Reset(RST_I2C1);  
        System_Module_Enable(EN_I2C1);  
        System_Module_Enable(EN_GPIOAB);  
  
        /* I2C1 SDA PortB Pin7 */  
        /* I2C1 SCL PortB Pin6 */  
        GPIO_Handle.Pin = GPIO_PIN_6 | GPIO_PIN_7;  
        GPIO_Handle.Mode = GPIO_MODE_AF_OD;  
        GPIO_Handle.Pull = GPIO_PULLUP;  
        GPIO_Handle.Alternate = GPIO_FUNCTION_6;  
        HAL_GPIO_Init(GPIOB, &GPIO_Handle);  
  
        /* Open Drain Enable */  
    }  
}
```

驱动库 IO 设置为 open_drain 模式，带内部上拉电阻，阻值大致为 40K，100K 以内 SCL 时钟的通信通常没有问题。如果 I2C 通信速率较高，需要外接上拉电阻。

注：推荐外部上拉电阻阻值为 1-2K 左右，但具体的数值建议以实际测试情况为准。

2. 从模式的 Stretch 功能

作为从机时支持时钟延长功能。设置 I2C_CR 寄存器的 NOSTRETCH 位为 0，使能从机拉 SCL 功能。Demo 中的例子没有开启从机拉 SCL 功能。使能后时钟延长由硬件自动控制，作用在以下两种情形下：

- 从机发送：当数据寄存器里的数据没有被更新时且主机应答为 ACK，把 SCL 拉低以等待新的数据写入。当主机应答为 NACK 时，SCL 不会被拉低。
- 从机接收：当数据寄存器里的数据没有被读走时，把 SCL 拉低以等待旧的数据被读走。

注意，使能此功能时，必须确认主机也支持 Stretch 功能，并且，主机的 SCL 不能配成 push-pull 模式。

3. 滤波与延时功能

控制 I2C_FILTER 寄存器可以设置滤波算法和延时功能。

3.1. 滤波算法

当 SCL_FILTER_SEL 为 0，并且 I2C_FILTER 寄存器的值为 0 时，表示 SCL 没有滤波功能。不为 0 时滤波时间为 $T_{cntc} * I2C_FILTER$ 。其中 T_{cntc} 为 pclk 的 8 分频时钟周期。

注：1. 在使用过程中，设置 SDA_IN_DELAY 与 SCL_FILTER 的值相同，SDA 信号与 SCL 信号在经过滤波后，将保持输入时的相位。

2. 在通信过程中，SCL 滤波功能只滤低于 $T_{cntc} * I2C_FILTER$ 时间的高电平，低电平不滤波；非通信过程中，SCL 滤波功能只滤低于 $T_{cntc} * I2C_FILTER$ 时间的低电平，高电平不滤波；SCL 滤波功能的电平会根据 START 位自动切换。

3.2. 延时功能

在以上滤波算法的基础上，如果设置 SDA_IN_DELAY 比 SCL_FILTER 大，则可以使 SDA 线相对 SCL 线滞后，这样可以保证 SDA 的变化相对 SCL 略微延后，增加 SDA 输出的 Hold 时间。

注：当使用延时功能时，为了不影响实际的通信，SDA_IN_DELAY 和 SCL_FILTER 的值受 PCLK 和 I2C 速率影响，具体设定的数值需要根据实际测试得出。

3.3. 建议配置值

当 I2C 通信因为板级原因通信失败时，建议增加滤波算法和延时功能，使用推荐的 1-2K 上拉电阻，配置值如下：

表 3-1 I2C 滤波和延时参数

PCLK	I2C 时钟频率	I2C_FILTER 值	滤除毛刺宽度	SDA Hold Delay
64M	100K	0x1005	625ns	600ns
64M	400K	0x402	250ns	240ns

90M	100K	0x1005	450ns	400ns
90M	400K	0x402	180ns	130ns

4. 中断发送

从机采用中断发送时，Demo 中预填了一个数据到 DR 寄存器，当地址匹配后会将该数据发送出去；如果不预填数据，而是等地址匹配后再装填数据，那就需要 I2C 中断尽可能不被其他中断抢占或打断，否则可能出现来不及写 DR 的情况，从而造成通信失败。

从机中断发送和接收数据时，主要过程都在中断函数里执行，记录实际发送或接收的数据字节数，在发送或接收到一帧数据后，将退出中断服务程序。

5. DMA 发送

Demo 中有从机 DMA 接收的例程。DMA 收发时，会开启 STOP 中断，当 STOP 中断产生时，表明一帧传输结束，通过查询 DMA 通道寄存器确定 DMA 传输是否已经完成，并根据完成情况作出相应处理。

6. 注意事项

- 当从机采用 DMA 发送数据时，需要设置 HCLK 和 PCLK 一致，否则会造成数据丢失的现象。
- I2C 的 I2C_CLK_DIV 寄存器的值要大于 4。
- 当发生 Bus error 时（从机检测不到 Stop 条件时），应该将 I2C 的管脚配置成 GPIO 输入，等待一小段时间后再重新初始化 I2C 模块。

联系我们

公司：上海爱信诺航芯电子科技有限公司
地址：上海市闵行区合川路 2570 号科技绿洲三期 2 号楼 702 室
邮编：200241
电话：+86-21-6125 9080
传真：+86-21-6125 9080-830
Email: Service@AisinoChip.com
Website: www.aisinochip.com

版本维护

版本	日期	作者	描述
V1.0	2022-03-04	Aisinochip	初始版

本文档的所有部分，其著作权归上海爱信诺航芯电子科技有限公司（简称航芯公司）所有，未经航芯公司授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，航芯公司及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。